

新製品解説

# 低消費電力ホームファクシミリ UX-F24CL/CW

Low Power Home Facsimile UX-F24CL/CW

森田 広幸\*1      中本 友則\*1      久保 修二\*1  
 Hiroyuki Morita      Tomonori Nakamoto      Shuhji Kubo  
 樽木 良司\*1      藤井 誠二\*2      中田 研一郎\*1  
 Ryoji Chishaki      Seiji Fujii      Kenichiroh Nakata

## まえがき

国内ホームファクシミリ市場では、ファクシミリに大型カラー液晶やカメラ付きなどの新しい付加価値の要求がある一方、基本機能に的を絞った、使い易くて値頃感のある商品に対するニーズもシニア層を中心に根強く存在する。

また、近年、普及価格ゾーンの商品構成比率が増大してきており、そのゾーンの商品が全体の7割を占める状況となっている。

そのような状況下、本国内ホームファクシミリにおいて、低消費電力化に取り組み、業界最小の待機消費電力<sup>注</sup>の性能を確保したので報告する。

注：2004年2月パーソナルファクシミリにおいて。親機待機消費電力約0.4W。(バックライト消灯時)

## 製品概要

製品仕様を表1に、製品概観を写真1に示す。

本機は、「シンプル」、「コンパクト」をコンセプトに2003年1月に発売した、UX-F12CLの上位機である。上記のコンセプトを継承しつつ、さらに多くのユーザ支持を得るために、新たな取り組みが必要となった。



写真1 UX-F24CL

そこで、近年、一般ユーザの間で、環境に対する意識が急速に高まってきており、その中でも、特に、待機時消費電力の低減化への期待が大きいことに着目し、業界最小『待機時省電力約0.4W』を実現した。

さらには、特にファミリーユーザのニーズが強い「B4読取」に対応するとともに、誰でも簡単にFAX送信ができる「簡単FAX送信ガイド」、ダイヤルが光って見やすい「ダイヤルライト(ファクシミリ本体)」を採用し、ファミリーユーザ層へのアプローチを強化した。

表1 製品仕様 (前機種種 UX-F12CL との比較)

機種名	UX-F24CL	UX-F12CL
原稿/記録紙サイズ	B4/A4(セット枚数30枚)	A4/A4(セット枚数30枚)
親機液晶	大型カナ2行(1色バックライト)	カナ2行(1色バックライト)
ワンタッチダイヤル	3件/1件	—/1件
かんたんFAX操作ガイド	○	×
ダイヤルライト	○/×	○/×
ナンバーディスプレイ	○	○
留守録機能	○(最大12分)	○(最大12分)
子機液晶	カナ1行表示	カナ1行表示
簡易子機間通話	○	×
子機無接点充電	○	×
待機時消費電力	約0.4W	約0.7W
セットサイズ(W×D×Hmm)	340×233×145	335×214×186

## 国内ホームファクシミリの低消費電力化取り組み背景

ファクシミリは、コードレスを含む電話機能、画像、及びデータの送受信機能を有する通信端末とし

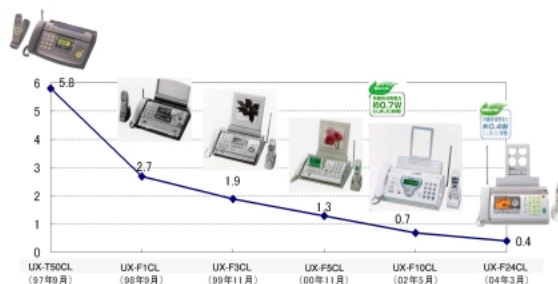


図1 国内ファクシミリ待機時消費電力推移

\*1 通信システム事業本部 IP通信事業部 第2技術部

\*2 通信システム事業本部 IP通信事業部 商品企画部

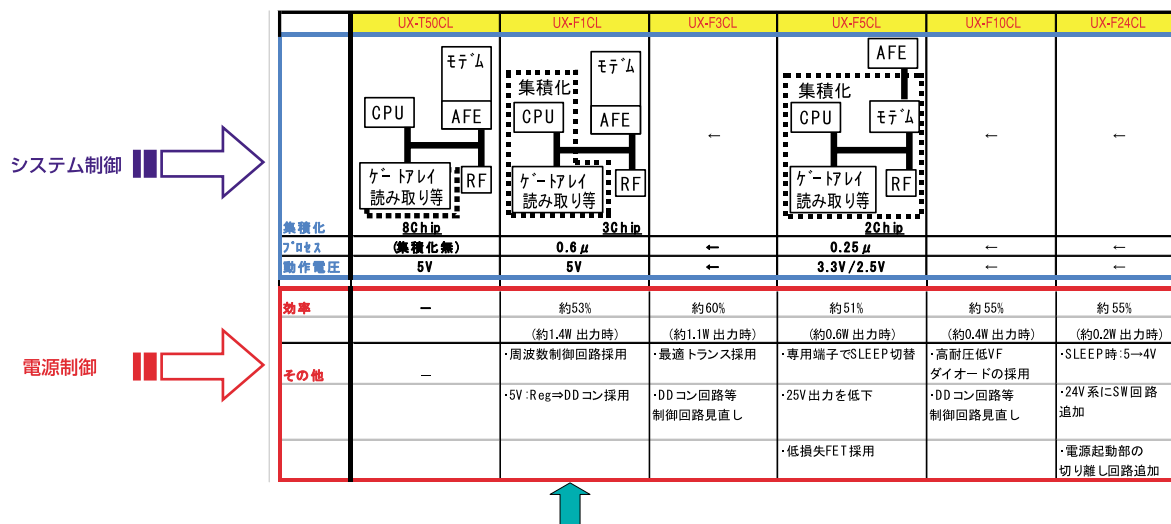


図2 低消費電力化の具体的な取り組み

て、24時間通電を必要とする機器である。そのため、待機消費電力は、製品仕様としては、重要な項目となっている。また、当社は国内ホームファクシミリの販売台数におけるシェアも高く、環境負荷改善としての責任も重い。

上記の理由より、『省エネトップランナーとして待機消費電力の削減』を図ってきた。図1に国内ホームファクシミリの消費電力の推移を示す。最新モデルUX-F24CLでは、約0.4Wを実現した。

### 消費電力低減のポイント

大きくは、以下の2点に分類できる。

- ①システム制御の見直しによる消費電力削減
- ②電源制御の見直しによる電源効率改善

なかでも、システム制御:RF(コードレス電話制御)部の低消費電力化は、常時、いつ何時においても、コードレス電話を使用できる状態にする必要があるため、もっとも工夫を要したポイントである。

### 低消費電力化技術

1998年:UX-F1CL開発より取組んだ主要内容を、システム制御と、電源制御に分類し、図2に示す。主要ポイントは下記の通り。

#### ①システム制御

CPUを中心とする主要LSIの集積化に取り組んだ。

- 1998年 0.6μシステムLSI開発(UX-F1CLより搭載)

従来8Chip構成であったLSIをモデム、及びRF(コー

ドレス制御)部を除く部分を1Chip化し、計3Chip構成とした。集積化した各々の回路ブロックに対し、パワーダウン制御回路を搭載した。

- 2000年 0.25μシステムLSI開発(UX-F5CLより搭載)

0.6μプロセスLSIで集積化できなかったRF部、及びモデムのデジタルロジック部を集積化した。プロセスシュリンクの影響でモデムのAFE部は集積化を見合わせた。デジタル部分を、全て完全1Chip化した。新規集積化ブロックに対しては、0.6μ同様、パワーダウン制御回路を搭載した。

またシステム電圧を従来の5Vより、低電圧化し消費電力を下げた。

- ・システムLSI内部コア:5V→2.5V
- ・システムLSI周辺デバイス:5V→3.3V

#### ②電源制御

電源回路ブロックに対し、システム制御部の負荷低下に追従する効率の対応改善、さらには、電源そのものにパワーダウン制御対応を搭載した。

- 1998年 周波数制御回路を開発(UX-F1CLより搭載)

パワーダウンモードにおいて、電源回路の発振回路周波数に制御回路を挿入し、電源効率を改善した。

- 2000年 SLEEP制御モード切り替え回路を開発(UX-F5CLより搭載)

電源回路ブロックにもSLEEPモード切り替えを設けシステム制御部より低負荷時に専用端子制御にてSLEEPモードに切り替え、本モード時は、さらに低電力化できるように改善した。

## UX-F24CL：前衛機種 UX-F12CL からの低消費電力化取り組み

前衛機種 UX-F12CL (UX-F10CL と低消費電力化構成同様) に対し UX-F24CL においては、約43% (約0.7W → 約0.4W) の低消費電力化に取り組んだ。

主な取り組みは下記の通りであり、各取り組みの効果比率を図3に示す。

### ①システム制御

- 1：スリープモード時、システムの動作速度を下げ消費電力を低減。(対策効果比率：36.6%)
- 2：コードレス制御部のRFモジュール部を除く回路ブロックにスリープ制御実施。(対策効果比率：12.2%)

### ②電源制御

- 1：スリープモード時、5V → 4V に低下。(対策効果比率：15.9%)
- 2：スリープモード時、24V 電源をカット。(対策効果比率：9.3%)
- 3：起動抵抗をカット。(対策効果比率：11.8%)
- 4：スリープモード時、発振回路周波数をさらに低速化。(対策効果比率：14.2%)

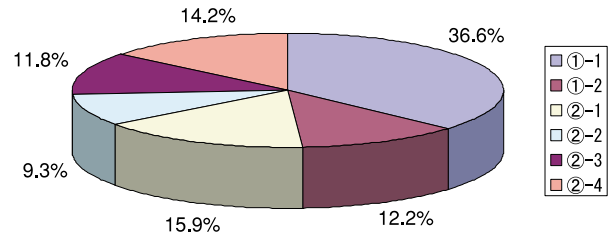


図3 UX-F24CL：対 UX-F12CL 対策効果比率

## むすび

本UX-F24CL開発にあたり、最も工夫と改善を要したのは本低消費電力化対応であったが、開発チーム全員で取り組み業界最小を実現できた。今後も、ファクシミリを取り巻く環境において、本アイテムは重要な位置付けであり続ける事に変わりはない。新たに目標値を定め、システム制御、及び電源制御の双方から、さらなる待機消費電力の低減に向け、積極的に取り組んでいきたい。

(2004年5月21日受理)

### 〈お問い合わせ先〉

通信システム事業本部

IP通信事業部 商品企画部

〒639-1186 奈良県大和郡山市美濃庄町492番地

電話 (0743) 53-5521 (大代表)