

シリアルインタフェースをモノリシック化したシステム 液晶パネルの開発

System LCD Panels with Monolithic Serial Interface

佐藤 昌和*
Masakazu Satou

久保田 靖*
Yasushi Kubota

要 旨

シリアルインタフェースを同一ガラス基板上にモノリシック化した、次世代システム液晶パネルを開発した。これにより、パネルのセットアップおよび制御機能等の多機能を有する場合でも、端子数を増大させることなく、かつ液晶パネル／液晶コントローラ間のインタフェースも簡略化した、システム液晶パネルを実現することができた。

Next generation system LCD panels have been developed with a monolithic serial interface on the panels. This technology brings system LCD panels possible to decrease the number of terminals and to simplify the interface between LCD panels and LCD controllers even if the LCD panels have the many functions of setting up and controlling them.

まえがき

液晶表示装置の分野では、パネルの低コスト化、高解像度化、高信頼性化、小型化を実現するため、画素が形成されている表示部と同一ガラス基板上に、表示部を駆動するためのドライバ回路をモノリシック化した駆動回路一体型液晶表示装置が量産化されている。特に近年では、競合他社の攻勢による価格の下落や端末機器の薄型化による液晶モジュールの部品点数削減などの要求を満たすためにも、液晶モジュールを構成する部品をパネル内部に取り込み一体形成するモノリシック化技術が欠かせないものとなっている。このような市場の動向に対して、パネル内部に周辺部品や機能を取り込んでいく一方、価格や液晶モジュール性能の競争力を確保するために、高付加価値化、すなわちパネルの多機能化や機能を取り込んだ新たな液晶モジュールのアプリケーションへの展開が必要となっている。当社では多機能化の可能性を探求して提案していくために、パネル上にセンサ、オーディオ¹⁾、CPU²⁾等まで搭載するような、システム・インテグレーションの開発を進めている。

1. 背景・課題

図1に、現在量産されている一般的な駆動回路一体型液晶表示パネルの概略図を示す。本パネルでは、マトリクス状に配置された画素スイッチング素子からなる表示部を形成したのと同一のガラス基板上に、走査信号線駆動回路およびデータ信号線駆動回路が一体形成されており、

- (1) パネルの狭額縁化、薄型化
- (2) 駆動用ICチップ不要によるコスト削減
- (3) 実装工程数の短縮化
- (4) 信頼性の向上

といった特長を供与している。さらにモノリシック化の流れは急速していき、DAコンバータやオペアンプ等からなるデジタルインタフェースや、タイミングジェネレータ、Vcomドライバ、電源回路(DCDCコンバータ)といった液晶駆動用回路や、液晶モジュールの汎用性や融通性を確保するための各種補正・調整回路もガラス基板上に搭載されるようになる。

この流れは今後ますます加速し、上記したシステム・インテグレーションの結果として、高付加価値化、すなわち多機能化へと展開されていき、ディスプレイ

* モバイル液晶事業本部 システム液晶第二事業部 開発技術部

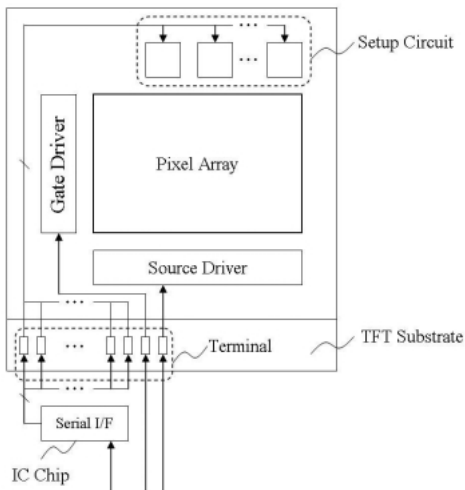


図1 従来のシステム液晶パネルの概略図
Fig. 1 Block diagram of conventional system LCD panel.

レイカードやシートコンピュータといった次世代システム液晶が実現されるようになる。

このような流れの中で、最も重要な要素となってくるのは、外部ホストと多機能化されたシステム液晶パネルとの接点として位置づけられている、インタフェースである。パネルの多機能化は必要な入出力信号数の増加を招く一方、外部ホストとの整合性という点では、簡略化・標準化されたインタフェースが要求されるといった、相反する両仕様をいかに満足するかが大きな課題となってくる。

2. 原理と構成

そこで今回、本課題に対する一つの答えとして、シリアルインタフェースをモノリシック化したシステム液晶パネルの開発を行なった。

図2に今回開発した、シリアルインタフェース内蔵システム液晶パネルの概略図を示す。本システム液晶パネルは、液晶パネルを駆動するために必要な大部分の周辺回路と、外周光に応じてバックライト輝度を調節するアンビエントライトセンサシステム³⁾、ならびに、それぞれの機能をカスタマイズするためのセットアップ回路をモノリシック化している。今回、前記セットアップ回路に対するインタフェースをシリアル化かつモノリシック化することによって、簡略なインタフェースでかつ多機能・汎用的なシステム液晶を実現しており、シリアルインタフェースから転送される各種パネルセットアップ信号によって、多種多様なパネルのカスタマイズが可能となっている。

図3にシリアルインタフェースの回路構成図、図4にタイミングチャートを示す。シリアルインタフェースは大きく分けると、入力バッファ、シフトレジス

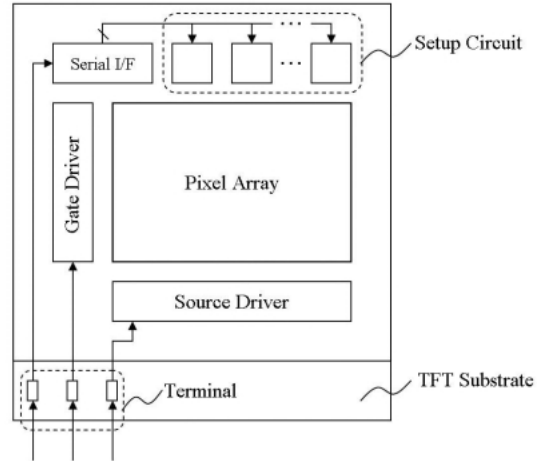


図2 シリアルインタフェース内蔵システム液晶パネルの概略図
Fig. 2 Block diagram of system LCD panel with serial interface in the panel.

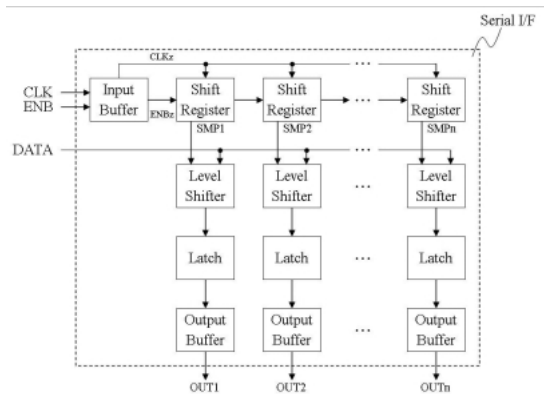


図3 シリアルインタフェースの構成図
Fig. 3 Block diagram of serial interface.

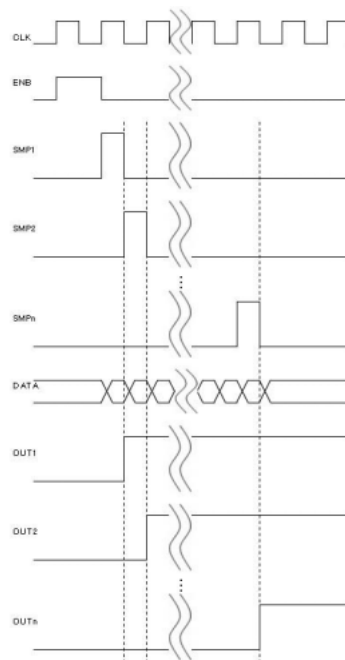


図4 シリアルインタフェースのタイミングチャート
Fig. 4 Timing diagram of serial interface.

タ、レベルシフタ、ラッチ回路、出力バッファの5つの回路ブロックより構成される。入力バッファでは、シフトレジスタを動作させるためのイネーブル信号ENBおよびクロック信号CLKが入力され、パネル内部で動作可能な信号振幅まで昇圧されて出力される。シフトレジスタを用いて、入力されたイネーブル信号ENBを順次走査することにより、サンプリング信号SMP1～SMPnを生成している。データレベルシフタでは、シリアル入力されたデータ信号DATAを、シフトレジスタから受けたサンプリング信号を用いて、データのサンプリング、およびパネル内部で動作可能な信号振幅まで昇圧しつつ、パラレル変換を実施している。ラッチ回路にてデータを保持し、出力バッファにて各セットアップ回路へ制御信号OUT1～OUTnを転送している。

図5にシリアルインタフェース回路の平面写真、表1にシリアルインタフェースの仕様を示す。今回は2μmプロセスを用いて、サイズ縦1.1mm×横5.0mm、データ伝送速度9.6Mbpsで動作するシリアルインタフェースを開発した。

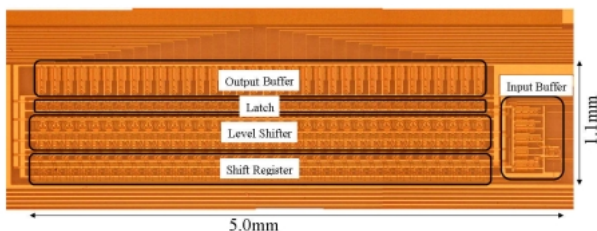


図5 シリアルインタフェースの平面写真
Fig. 5 Photograph of serial interface.

表1 シリアルインタフェース仕様
Table 1 Specification of serial interface.

項目	単位	仕様
プロセス		
TFTプロセス		2μm Process
サイズ		
回路サイズ	mm	5.0×1.1
回路ブロックピッチ	μm	120×1060
電気的特性		
入力信号		
制御信号	V	0.0/1.8
基準電位	V	0.9
周波数 (伝送速度)		
データ	Mbps	9.6
消費電力	mW	2.22 (typ)

図6に今回開発したシリアルインタフェース内蔵システム液晶パネルの平面写真、表2にパネル仕様を示す。今回は2μmプロセスを用いて、2.2型CIF+デジタルフルモノリシックパネルを開発した。



図6 シリアルインタフェース内蔵システム液晶パネル
Fig. 6 System LCD Panel with a Serial Interface.

表2 シリアルインタフェース内蔵システム液晶パネル仕様
Table 2 Specification of system LCD panel within serial interface.

項目	単位	仕様
画素数		352×RGB×440
画面サイズ	mm	34.848×43.560
画素ピッチ	μm	33×RGB×99
画素配列	mm	ストライプ
表示方式		半透過

図7に今回開発したシリアルインタフェース内蔵システム液晶パネルのセットアップおよび制御機能を示す。パネルのセットアップおよび制御機能としては、以下の8つの機能を搭載した。

- (1) タイミングジェネレータから出力される信号のタイミング調整機能
- (2) ビデオバッファのオフセット動作電位の調整機能
- (3) レベルシフタ用バイアス電位の調整機能
- (4) 光センサ回路のバイアス電位選択
- (5) 光センサ回路の温度補償機能
- (6) コンパレータ出力インバータのしきい値の調整機能

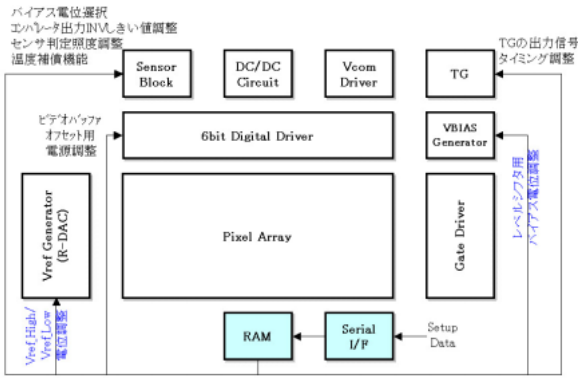


図7 シリアルインタフェース内蔵システム液晶パネルのセットアップおよび制御機能

Fig. 7 Block diagram of setting up and controlling system LCD panel with a serial interface.

- (7) 光センサの判定照度調整機能
 - (8) R-DAC階調電位生成回路の基準電位調整機能
- 今回は (3) レベルシフト用バイアス電位の調整機能、および (8) R-DAC階調電位生成回路の基準電位調整機能、の2つの機能について、評価を行なった。

3. レベルシフトの基準電位調整機能

レベルシフト回路には、入力信号の状態が High か Lowかを判定するための基準電位が必要となるが、この基準電位に対して調整機能を設けることにより、入力信号に応じて、最適な基準電位を一意に決定することができる。そこで今回、シリアルインタフェースを用いて、レベルシフトの基準電位を調整できる機能をパネル内部に搭載した。レベルシフト基準電位調整回路は、シリアルインタフェースから転送されてきた制御信号をデコードするためのデコーダと、基準電位を調整するための抵抗列およびスイッチ素子からなる。デコーダより出力された選択信号により、スイッチ素子のON/OFFを切り替えて、そこに接続された抵抗列からの出力先すなわち抵抗値が変化して、基準電位の調整が行なわれる。シリアルインタフェースからは3Bitのデータを受け取るため、デコーダにより、8段階の調整ができるように設計した。図8にシリアルインタフェースを用いて、基準電位の調整を行なった結果を示す。入力信号0.0/1.8V、基準電位が、標準値0.9Vに対して設計どおりに調整が行なわれていることを確認できた。

4. R-DAC階調電位生成回路の基準電位調整機能

R-DAC 階調電位生成回路においても、表示の γ 特性調整や、それに応じた対向電位の最適化を目的と

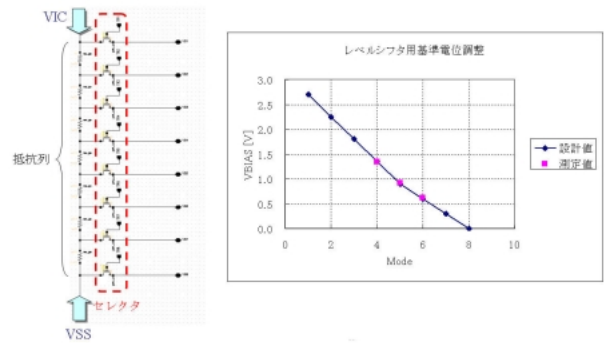


図8 レベルシフトの基準電位の調整
Fig. 8 Control of the reference voltage in level shifter.

し、階調電位の MAX 値 V_{ref_High} および MIN 値 V_{ref_Low} 電位の調整機能を搭載した。回路構成もレベルシフト基準電位調整回路と同様であり、シリアルインタフェースから転送されてきた制御信号をデコードするためのデコーダと、基準電位を調整するための抵抗列およびスイッチ素子からなる。デコーダより出力された選択信号により、スイッチ素子のON/OFFを切り替えて、そこに接続された抵抗列からの出力先すなわち抵抗値が変化して、基準電位の調整が行なわれる。シリアルインタフェースからは4Bitのデータを受け取るため、デコーダにより、16段階の調整ができるように設計した。図9にシリアルインタフェースを用いて、基準電位の調整を行なった結果を示す。階調電位のMAX値 $V_{ref_High}=3.08V$ 、MIN値 $V_{ref_Low}=1.00V$ が標準値であるのに対して、設計どおりに調整が行なわれていることを確認できた。

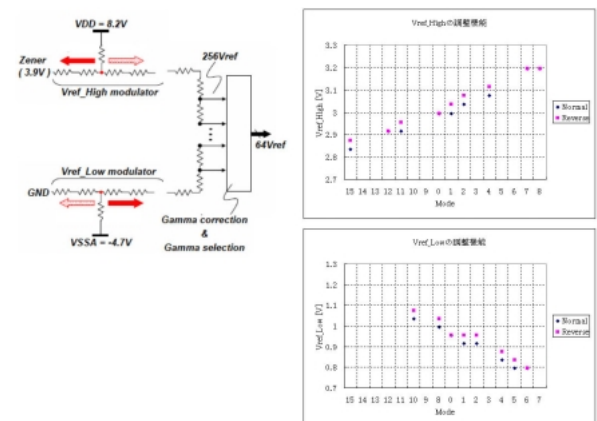


図9 R-DAC 階調電位生成回路の基準電位調整
Fig. 9 Control of the reference voltage of Vref generator in R-DAC.

むすび

シリアルインタフェースをパネル上にモノリシック化することにより、端子数を削減することが可能になっただけでなく、液晶パネル／液晶コントローラ間のインタフェースを簡略化することも可能になった。この技術により、次世代システム液晶パネルの未来が大きく開け、パネルの多機能化にも幅広く対応できる可能性を見い出せたと言える。今後、実用化に向けては、データ数増加に伴う回路の高速化、レイアウト面積の縮小化、不要輻射および消費電力の削減等の課題が残っている。これらの課題を克服し、実用化することにより、ディスプレイカードやシートコンピュータなどの次世代システム液晶パネルの実現が可能になると期待される。

謝辞

本開発にあたり、多大なご指導とご協力を頂きました。ディスプレイ技術開発本部要素技術開発センター、モバイル液晶事業本部システム液晶第二事業部、第二設計センター東京デザインセンターの皆様に感謝致します。

参考文献

- 1) T. Ikeda et al., SID'04 Digest, pp. 860-863, 2004
- 2) 李 他, シャープ技報, 第85号, pp.11-14, 2003
- 3) K. Maeda et al., SID'05 Digest, pp. 356-359, 2005

(2005年6月13日受理)