

CWレーザラテラル結晶ポリシリコンTFTによる2.4型VGA液晶パネル

小川 康行 菅 勝行 千田 満 多田 憲史 島田 里美 加藤 純男 國吉 督章 清水 務

高藤 裕 佐々木伸夫

ディスプレイ技術開発本部 デバイス技術研究所

原論文

“A 2.4-in. VGA LCD by CW-Laser Lateral Crystallization Poly-Si TFTs with Excellent TFT Uniformity”, SID 07 Digest, 2007, pp. 80-83

新規ポリシリコン結晶化技術であるCLC (CW-Laser Lateral Crystallization) 技術を使って、低消費電力 (50mW以下) で高精細度 (332ppi) の6ビットデジタルドライバ内蔵VGA液晶パネルを開発した。TFT特性の均一性が向上したことにより、3V電源でのロジック回路動作と低消費電力アナログバッファ回路を実現できた。微細加工技術 (2 μ mピッチ配線) により、線順次駆動方式によるデジタルドライバ回路を集積化した。

【まえがき】

近年、低温ポリシリコンTFTの優れた特性を活かして、ガラス基板上に種々の回路を集積化した、いわゆる「システム液晶」ディスプレイが量産化されている。今までに、デジタル・アナログ変換回路、電源回路、タイミング信号生成回路など、液晶表示に必要な各種駆動回路が集積化されてきた。

一方、携帯電話に使用される液晶ディスプレイは、次第に高精細化への要求が高まり、ハイエンドモデルではQVGA (240 \times 320画素)からさらに高精細のVGA (480 \times 640画素)へと移りつつある。

【背景と開発目的】

高精細・高機能のシステム液晶ディスプレイに向けて大規模な回路を集積化する上で、2つの大きな問題が発生してきた。小さい領域に多くの回路をどうやって集積化するか、そして、どうやって消費電力を低減するかである。どちらともモバイル用途のアプリ

ケーションには必須の特性である。

これらの特性を得るには、現在のLSIと同様に、短チャンネル長のTFTや高精度に制御されたアナログ回路が必要である。しかし、現在の低温ポリシリコン結晶化技術は、要求される水準からはるかに離れている。エキシマレーザ結晶化によるTFTでは、結晶粒界に起因する特性ばらつきが大きいためである。

本稿では、新規ポリシリコン結晶化技術であるCLC技術で作成したTFT (CLC-TFT) について説明する。TFTチャンネルと結晶成長方向が平行であるCLC-TFTにおいて、TFT特性ばらつきが小さいことを見出した。そこで、これを活用して、低電圧のロジック回路と低消費電力のアナログ回路を実現した。技術検証のため、低消費電力のデジタルドライバ回路を内蔵した2.4型VGA液晶パネルを試作した。

【CLC-TFT特性】

CLC技術を用いて、高性能のポリシリコン

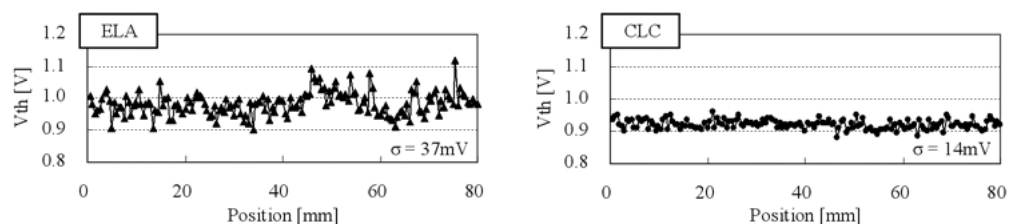


図1 NMOSしきい値電圧ばらつき (L/W = 5.4 μ m/20 μ m, Tox = 30nm)

TFTを作成した。図1に示すように、従来のエキシマレーザ結晶化(ELA)によるTFTと比較して、優れたしきい値電圧均一性を得ることができた。

CLC-TFTは、隣接間の特性ばらつきも小さく、さらに、チャンネル長 $2\mu\text{m}$ 程度まで、ほとんど特性ばらつきが増加しない結果も得られた(図2)。これはCLC技術の特筆すべき特長であり、TFTの電流方向に平行な長い結晶粒が短チャンネル長のTFTに適していることを示している。

ロジック回路向けのTFT特性を図3に示す。しきい値電圧はよく制御され、Nch TFTで 0.8V 程度、Pch TFTで -0.8V 程度となっている。これは、 3V 動作に対して十分に低い値である。

【パネル設計】

図4は、CLC技術を用いて作成した2.4型VGA液晶パネルのシステムブロック図を示す。このパネルは、データドライバ回路、走査ドライバ回路、VCOMドライバ回路、およびDC-DCコンバータ回路から構成される。ロジック回路は、均一性が向上した短チャンネル長($L=2\mu\text{m}$)のCLC-TFTを使って設計され、 3V 電源で動作する。データドライバ回路は

アナログバッファを含む。今回、差動入力段とAB級出力バッファ段をもち、低消費電力を重視した構成とした。

駆動は線順次駆動方式を採用した。微細配線ルール($2\mu\text{m}$ ピッチ)を使って、高精細の画素ピッチ($25.5\mu\text{m}$)に大規模回路を集積化できた。

【試作結果】

新規技術と消費電力重視設計により、低消費電力デジタルドライバ回路をもつ2.4型VGA液晶パネルを実現した。表1はこのパネルの仕様を示す。図5はこのパネルの表示例を示す。実測した消費電力は、動作に必要な全ての回路ブロックを含めて、図6に示すように 49mW である。

【むすび】

CLC技術により、6ビットデジタルドライバ回路を集積化した2.4型VGA液晶パネルを開発した。高精細・低消費電力を両立し、システム液晶技術の可能性を大きく広げることができた。今後も、更なる新規性・実用性を兼ね備えた技術開発を推進し、ユビキタスネットワークの中核技術として、システム液晶を進化させていく。

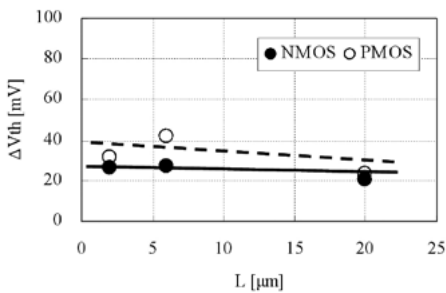


図2 しきい値ばらつきのチャンネル長依存性 ($W = 10\mu\text{m}$, $T_{ox} = 30\text{nm}$, TFT間 $\sim 40\mu\text{m}$)

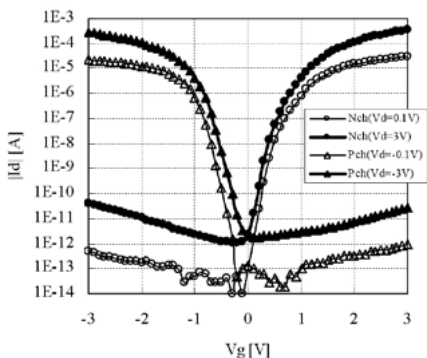


図3 TFT特性 ($L/W = 2\mu\text{m}/10\mu\text{m}$)

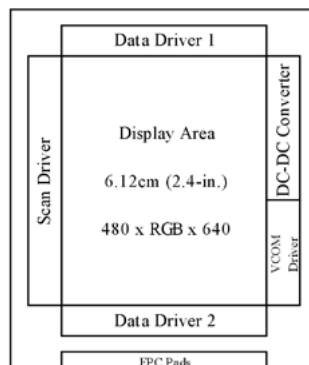


図4 2.4VGA-LCDシステムブロック図

表1 2.4VGA-LCDパネル仕様

Item	Specifications
Number of Pixels	480 (H) × RGB × 640 (V)
Display Size	36.72mm (H) × 48.96mm (V) 6.12cm (2.4inch) diagonal
Pixel Pitch	$25.5\mu\text{m} \times \text{RGB} \times 76.5\mu\text{m}$
Display Mode	Transmissive
Interface	6 bit × RGB
Frame Rate	50Hz
Dot Frequency	16MHz
Supply Voltage	3V / 5V
Frame Width	Upper 5.12mm
	Lower 7.32mm (including PADs)
	Left 2.6mm
	Right 2.6mm
Power Consumption	< 50mW



図5 表示例

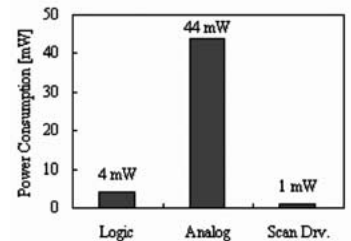


図6 消費電力(実測)