

新規ハイパフォーマンスポリシリコンTFT

Apostolos T. Voutsas

Sharp Laboratories of America, Inc.

原論文

“Poly-Si TFT Technology: Advances in Material, Process and Device Technology” presented at 2006 Fall ECS Meeting (Cancun, MX)

次世代SOPに要求されるポリシリコンTFT技術の優位性を紹介する。改善されたポリシリコン結晶化技術は、結晶欠陥の低減により、TFT特性のばらつきを大幅に抑えることを可能とする。先進的なゲート絶縁膜技術は、信頼性の低下なくゲート絶縁膜を薄膜化することを可能とする。新規デバイス構造の研究により、上記の改善されたプロセスと、機能に応じてデバイスパフォーマンスを補完、カスタマイズできるデバイス構造とを、統合させることが可能となる。SLA (Sharp Laboratories of America, Inc.) における研究開発は、新規ディスプレイ商品やアプリケーションにとって主要な推進力となる。

ポリシリコンTFT^{*1}はアクティブマトリクス駆動のフラットパネルディスプレイにとってキーとなる要素技術であるが、過去数年の間に、ポリシリコンTFT技術の領域では特筆すべき進展があった。多くの研究により、ポリシリコンをベースとしたトランジスタが、フラットパネルディスプレイにおける従来のTFTの役割を超えた、様々な機能をサポートする能力を持つことが実証された。ポリシリコンは、より微細なTFTの設計を可能とし、高い電流値と高速なスイッチング特性をもたらす。その結果、ディスプレイ基板上への、画素を駆動する回路のモノリシック化が可能となる。このような集積化技術は、外部端子の数を低減するだけでなく、結果としてディスプレイのフォームファクタを向上させる。また、部品集積の歩留まり向上を促進し、個性的なディスプレイシステムを実現すると期待される。

このような進歩は、デバイスおよびプロセス技術の進展によりもたらされた。特に、レーザ結晶化およびゲート絶縁膜成膜技術は、それぞれ優れた活性層、ゲート絶縁膜を可能とした。図1に、デバイス設計ルールの進化とシステム要求への対応を示す。現在の量産技術は、1stSOP^{*2}世代に対応し、おそらく2ndSOP世代へ拡張される。しかし、さらに先進的なパネル/システム(3rdSOP世代以上)には、いくつかのキーとなるプロセスお

よびデバイス技術領域において、新たな技術の開発および導入が要求される。

我々SLAは、高品質なゲート絶縁膜のための先進的な高密度プラズマ成膜、超長ラテラル成長レーザ結晶化技術、閾値電圧の微調整、デュアル電圧動作、低消費電力デバイスのための、先進的なダブルゲートTFT構造など、数々の技術を導入し、ポリシリコン技術の進展に貢献した。

まず、レーザ結晶化の領域に焦点をあててみる。我々SLAは、アドバンストSLS^{*3}と呼ぶ新しいレーザ結晶化法を開発してきた。アドバンストSLSは、長ラテラル成長距離、低欠陥密度など、ポリシリコン膜の微細構造特性において非常に大きな優位性を持っており、レーザ照射された熔融シリコンの固相成長時間を延ばすことのできる先進的な加熱

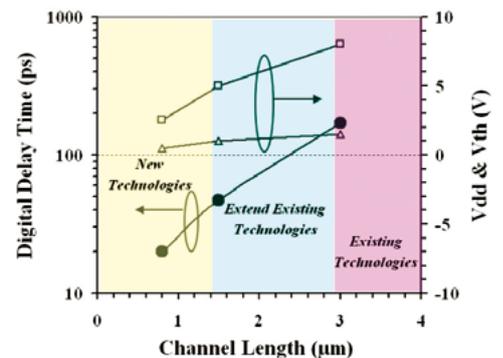


図1 デバイス設計ルールの進化

^{*1} TFT
Thin Film Transistor, 薄膜トランジスタ

^{*2} SOP
System on Panel, システム・オン・パネル技術

^{*3} SLS
Sequential Lateral Solidification, 順次横方向結晶化

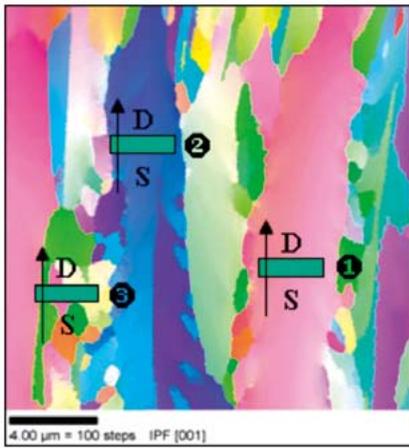
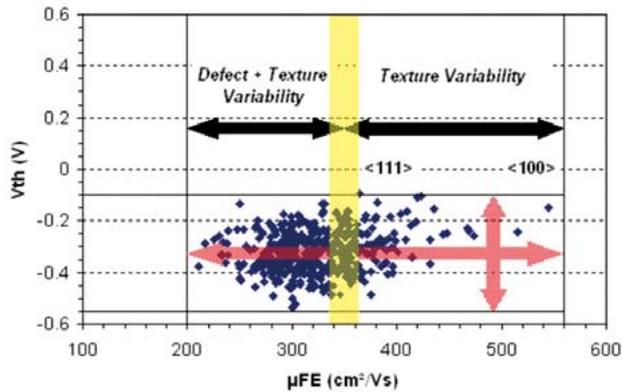


図2 アドバンストSLSポリシリコン膜のEBSD*4結果(左)、およびアドバンストSLS法により形成された活性層を持つTFTの移動度および閾値電圧のばらつき(右)



法を特徴としている。アドバンストSLS技術により、非常に大きい結晶ドメイン*5の形成が可能となった。得られたポリシリコン活性層の典型的な微細構造を図2左に示す。

図2右は、対応したTFTの特性を示している。アドバンストSLS技術により、大きくTFT特性のばらつきが改善された。これは、デバイスチャネルが含まれる結晶領域内の欠陥密度が一様に減少したことに起因している。

しかし、図にあるように、未だ大きなばらつきがみられる。得られたばらつきを注意深く解析し、2つの主要な要因に帰結した。(1) デバイス活性層に欠陥の多い領域が含まれる場合(図2左、デバイス③)、(2) デバイスが単一グレイン*6(結晶方位はそれぞれ異なる)に含まれる場合(図1左、デバイス①、②)である。TFT特性とそのばらつきの両者を改善するためには、上記2つの原因に対処しなければならない。

ここで、図1左の色の違いは、形成された結晶ドメインの(膜面に垂直な)結晶方位の違いを表している。

さらなるばらつき改善に対しては、部分的な(究極的には完全な)結晶方位制御が期待されており、現在SLAにおいて、そのような研究が続けられている。

また、結晶化技術と同時に、新規ゲート絶縁膜技術が導入され、膜質を低下させることなく、ゲート絶縁膜の薄膜化を可能とした。

さらにSLAでは、パネル上で異なるアーキテクチャを統合することにより、従来からトレードオフとなっている低消費電力と高速動作とを両立させる技術を開発している。結晶化技術およびゲート絶縁膜技術の優位性を個別に統合し、ダブルゲート構造およびボトムゲート構造を作成した。異なるデバイスアーキテクチャの統合、同時形成により、閾値ばらつき制御と閾値シフト制御、ホットキャリア(キンク)効果の制御、低電圧TFTと高電圧TFTの統合を目指している。

これらの研究は、現在のSLAにおける活発な研究領域の1つである。進化したポリシリコンTFT技術が、シャープにおける次世代SOPデバイスへの橋渡しになると期待する。

(訳：ディスプレイ技術開発本部 デバイス技術研究所 中川 和男)

***4 EBSD**

Electron BackScatter Diffraction, 後方散乱電子回折法結晶方位の揃った多結晶領域

***5 ドメイン**

結晶方位の揃った多結晶領域

***6 グレイン**

ポリシリコンを構成する1つ1つの単結晶